

Member 1  
DESCRIP : PATENT  
ACCNNO : 402589  
TYPE : PTNT  
TITLE : Mfg. insulation film - by forming insulating layer on substrate  
by CVD using organo-silane gas and oxygen@, steam, nitrogen  
oxide and/or inert gases, e.g., nitrogen@ and argon@  
COPYRITE : FOR INTERNAL USE ONLY - PORTIONS COPYRIGHT BY DERWENT  
INTERNATIONAL LIMITED - 1997  
ABSTRACT : <BASIC> JP 08279505 A The insulating layer is formed on the  
substrate by CVD by introducing mixed gas of organo-silane and  
at least one of O2, H2O, NO, Ar, N2, He and H2 into the vacuum  
chamber, using HF power of 13.42-100 MHz. ADVANTAGE - The  
process forms high quality insulation film at high speed, by  
decreasing input electric power. Dwg.0/4  
ASSIGNEE : ULVAC CORP  
EQUIVDOC : J08279505 J09582583 JPAT  
DATE : Oct 22, 1996  
DATEPR : Apr 07, 1995  
MANUAL : L04-C12A; M13-E02; U11-C05B2; U11-C05B7  
PNBASIC : J08279505  
PRIORNO : J09582583  
COMMENT : 97-009322/01 <XRAM> C97-002360 <XRPX> N97-008520  
UPDATER : TISDB  
PACODE : ULVA  
IPCODE : C23C-016/40; C23C-016/50; H01L-021/205; H01L-021/316  
DPCODE : L03; M13; U11  
RDATENT : 19970124  
RDATEMD : 19970124  
YEAR : 1996  
YEARPR : 1995

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平8-279505

(43) 公開日 平成8年(1996)10月22日

(51) Int.Cl.*	識別記号	序内審査番号	F I	技術表示箇所
H 0 1 L 21/316			H 0 1 L 21/316	X
C 2 3 C 16/40			C 2 3 C 16/40	
	16/50		16/50	
H 0 1 L 21/205			H 0 1 L 21/205	

審査請求 未請求 請求項の数3 O L (全 6 頁)

(21) 出願番号 特願平7-82583

(22) 出願日 平成7年(1995)4月7日

(71) 出願人 000231464

日本真空技術株式会社

神奈川県茅ヶ崎市萩園250番地

(72) 発明者 伊東 一幸

千葉県山武郡山武町横田523 日本真空技術株式会社千葉超材料研究所内

(72) 発明者 谷 典明

千葉県山武郡山武町横田523 日本真空技術株式会社千葉超材料研究所内

(72) 発明者 米崎 武

千葉県山武郡山武町横田523 日本真空技術株式会社千葉超材料研究所内

(74) 代理人 弁理士 北村 欣一 (外2名)

最終頁に続く

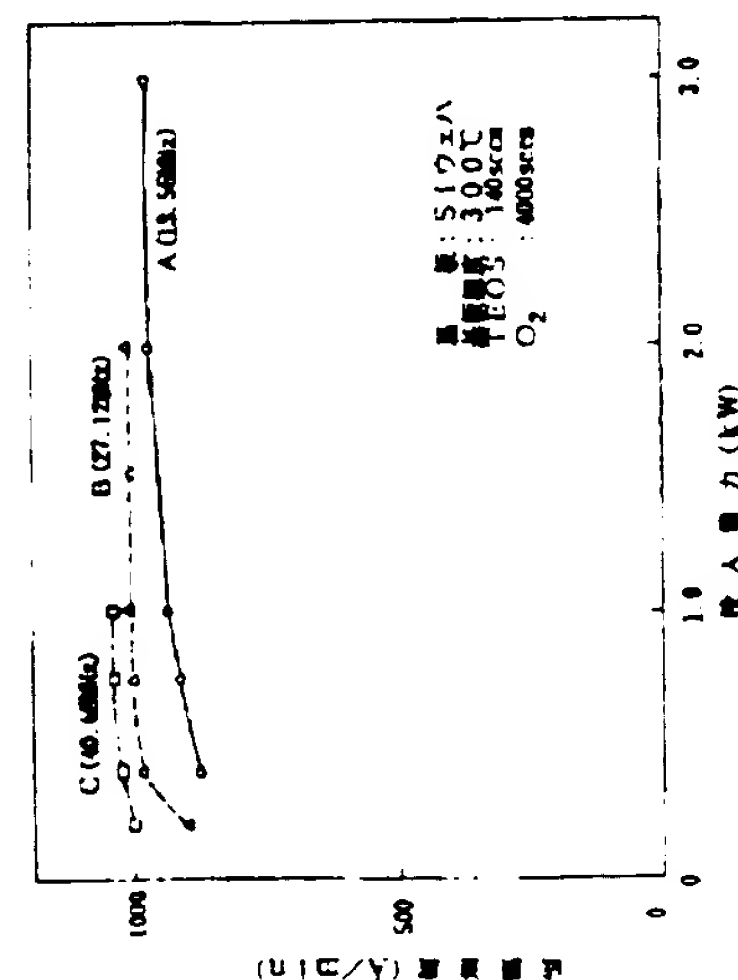
(54) 【発明の名称】 絶縁膜の形成方法

(57) 【要約】

【目的】 投入電力を減少させて、高速で高品質の絶縁膜を形成する方法を提案する。

【構成】 真空槽内に有機シラン系ガスと酸素、水、亜酸化窒素、アルゴン、窒素、ヘリウム、水素のうち少なくとも一種類との混合ガスを導入し、平行平板電極に放電を発生させるプラズマCVD法により、基板上に絶縁膜を形成する方法において、放電周波数として27.12MHzないし100MHzの高周波電力を用いて絶縁膜を形成する方法。

【効果】 基板上に絶縁膜であるPoly-Si TFT用ゲートSiO<sub>2</sub>膜を有機シラン系ガスを用いて形成させる際、絶縁膜を高速で高品質で形成出来る。



(2)

特開平8-279505

1

2

## 【特許請求の範囲】

【請求項1】 真空槽内に有機シラン系ガスと酸素、水、亜酸化窒素、アルゴン、窒素、ヘリウム、水素のうち少なくとも1種類との混合ガスを導入し、平行平板電極に放電を発生させるプラズマCVD法により、基板上に絶縁膜を形成する方法において、放電周波数として27.12MHzないし100MHzの高周波電力を用いることを特徴とする絶縁膜の形成方法。

【請求項2】 前記有機シラン系ガスはテトラエトキシシラン、テトラメトキシシラン、シロキサン等分子中にSi-O結合を有するガスのいずれかであることを特徴とする請求項第1項に記載の絶縁膜の形成方法。

【請求項3】 前記絶縁膜の成膜時に導入する高周波電力をパルス状に変調導入してプラズマをパルス状にオン、オフして成膜を行う工程において、高周波の変調周期を10ないし300kHzとし、高周波電力のオン時間がオン時間とオフ時間の合計の5ないし100%であることを特徴とする請求項第1項または第2項に記載の絶縁膜の形成方法。

## 【発明の詳細な説明】

【0001】

【産業上の利用分野】本発明は絶縁膜の形成方法に関し、更に詳しくは、Poly-Siを用いた半導体装置の製造時における半導体に要求されるPoly-Si半導体向け高品質の絶縁膜を高速度で形成する絶縁膜の形成方法に関する。

【0002】

【従来の技術】従来のPoly-Si TFT (Poly-Si)の薄膜トランジスタ)用ゲート絶縁膜の形成方法としては、大面積対応が可能で、かつ低温で高品質絶縁膜が得られる可能性のある方法として、スパッタ法、TEOS (テトラエトキシシラン)/O<sub>2</sub>系PECVD (Plasma Enhanced Chemical Vapor Deposition) 法が知られている。前者のスパッタ法については段差被覆性が劣るため、後者のTEOS/O<sub>2</sub>系PECVD法の方が段差被覆性に優れていることから注目されている。

【0003】一般的には、ガス導入系と、排気系が接続された真空槽内に、2個以上の電極を設け、その一方の電極に高周波電力を供給し、他方の電極上に基板を搭載し、該ガス導入系から導入した有機シラン系ガス、例えばテトラエトキシシラン (TEOS) と、酸素、亜酸化窒素、水、アルゴン、窒素、ヘリウム、水素のうち少なくとも1種類のガスとの混合ガスを電極間に発生させたプラズマにより分解し、加熱された基板上に絶縁膜を形成する方法が行われていた。その場合の放電周波数は13.56MHzである。

【0004】

【発明が解決しようとする課題】前記、TEOS/O<sub>2</sub>系PECVD法における放電周波数として13.56MHzを用いた場合、基板温度が100℃以下の低温で高品質の絶縁膜

が得られる成膜速度は200Å (0.02μm)/minまでであった。

【0005】また、良好な膜質を得る方法としては、次に示す2方法がある。

(1) 放電時の投入電力を増加し、プラズマ密度を高め、TEOSの分解を促進させる。

(2) 有機シラン系ガスに混合する酸素、亜酸化窒素、アルゴン、窒素等の混合ガス量を増加させ、有機シラン系ガスに対する活性種の相対量を増加させる。

【0006】前記(1)の方法の場合、電源の大型化、大電力に対応させるための装置の大型化が必要となり、実用上の投入電力の増加には限界があった。更に、投入電力を増加させた場合、基板にかかるセルフバイアスが増加し、イオンダメージが生じるため、実用上の電力値には限界があった。

【0007】また、前記(2)の方法の場合についても、混合ガス量の増加はガス導入系、真空排気系の大型化を必要とし、実用上混合ガス量の導入には上限があった。

【0008】これらの理由により、成膜速度は200Å (0.02μm)/min以上とすることは不可能であった。

【0009】本発明は、前記従来法における問題点を解消し、成膜速度を大幅に増加させつつ、Poly-Si半導体向け高品質の絶縁膜の形成方法を提供することを目的とする。

【0010】

【課題を解決するための手段】本発明は、従来用いていた放電周波数13.56MHzを27.12MHz以上の高周波とすることによって、プラズマ密度を増加させて、前記目的を達成させる絶縁膜の形成方法である。

【0011】また、放電中にパルス変調を加えることにより、基板に達するイオン量を減少させてイオンダメージの低減を達成させる。

【0012】更に詳しくは、本発明の絶縁膜の形成方法は、真空槽内に有機シラン系ガスと酸素、水、亜酸化窒素、アルゴン、窒素、ヘリウム、水素のうち少なくとも1種類との混合ガスを導入し、平行平板電極に放電を発生させるプラズマCVD法により、基板上に絶縁膜を形成する方法において、放電周波数として27.12MHzないし100MHzの高周波電力を用いることを特徴とする。

【0013】前記有機シラン系ガスをテトラエトキシシラン、テトラメトキシシラン、シロキサン等分子中にSi-O結合を有するガスのいずれかとしてもよい。

【0014】前記絶縁膜の成膜時に導入する高周波電力をパルス状に変調導入してプラズマをパルス状にオン、オフして成膜を行う工程において、高周波の変調周期を10ないし300kHzとし、高周波電力のオン時間がオン時間とオフ時間の合計の5ないし100%としてもよい。

【0015】

【作用】一般に高周波放電を行った場合のプラズマ密度は、放電周波数の2乗に比例する。例えば周波数が13.5

(3)

特開平8-279505

3

6MHzの場合と、同じプラズマ密度を周波数27.12MHzで得ようとした場合、投入電力は1/4でよい。

【0016】テトラエトキシシランを例とする有機シラン系ガスと酸素、亜酸化窒素、水、窒素、水素、アルゴン、ヘリウムのうち少なくとも1種類との混合ガスから高い成膜速度で、高品質のSiO<sub>2</sub>膜を形成しようとした場合、従来法によるプラズマ密度と比較して大幅な密度の増加が必要となるが、放電周波数を27.12MHz以上とすることによって、投入電力の大幅増がなくともプラズマ密度を増加させ、高品質のSiO<sub>2</sub>膜が形成されるようになる。

【0017】また、投入電力が大きいため、イオン照射によるダメージが問題となるが、投入電力をパルス状にオン、オフすることにより、イオン照射の量を減少させてイオンダメージを減少させることが出来る。

【0018】

【実施例】本発明の実施例を添付図面に従って説明する。

【0019】図1は本発明方法を実施するためのデボダウン形の平行平板型プラズマCVD装置の概略断面図であり、その符号1はガスボンベ等のガス源に接続されたガス導入系2と、真空ポンプに接続された排気系3を有する真空槽を示す。

【0020】該真空槽1内には2個の平板状の電極4、5が対向して設けられ、その一方の電極4に高周波電力をパルス変調させる変調器6を介して外部の高周波電源7を接続し、他方の電極5上に成膜が施される基板8を搭載する。

【0021】一方の電極4はその前面にシャワープレート9を備えた中空の電極で構成され、その中空部に前記ガス導入系2を接続して、該シャワープレート9に設けた多数のガス出口10から真空槽1内に均一に反応ガスを噴出させるようにした。

【0022】また、他方の電極5は基板7を加熱するヒーターを兼ねており、成膜中はアース電位に維持される。

【0023】該ガス導入系2にはテトラエトキシシラン(Si(OC<sub>2</sub>H<sub>5</sub>)<sub>4</sub>；以下TEOSという)を例とする有機シラン系ガスと、酸素、亜酸化窒素、水、窒素、水素、アルゴン、ヘリウムのうち少なくとも1種類との混合ガスが導入される。

【0024】以上の装置構成は、従来のプラズマCVD装置の構成と略同様であり、該真空槽1内へガス導入系2より導入した反応ガスを電極4、5間に発生するプラズマにより混合ガスを分解して基板7上にSiO<sub>2</sub>膜を形成することも従来法と同様ではあるが、高い成膜速度を得ようとする高周波電源の電力が非常に大きくなり、従来法は実用上200Å(0.02μm)/minまでの成膜速度しか得られなかった。

【0025】本発明では用いる高周波の周波数を27.12

4

MHz以上とすることにより、小さい電力においても1000Å(0.1μm)/min以上の成膜速度を得ることが可能となる。

【0026】本発明において、放電周波数を27.12MHzないし100MHzの高周波電力とした理由は、放電周波数を27.12MHz以上とすることによりプラズマ密度は大幅に増加するが、100MHz以上の高周波は装置に効率よく導入することが容易となり、実用上不向きであることによる。

【0027】また、高周波の変調周期を10ないし300kHzとした理由は、C-V測定の結果この変調周期の範囲において、フラットバンド電圧の値が小さかったことによる。

【0028】また、高周波電力のオン時間がオン時間とオフ時間の合計の5ないし100%とした理由は、既成膜法において、デューティー比とオン時間の高周波出力の積算した値が500(W・%)以上であれば一定の成膜速度と絶縁耐圧が得られた。実用上高周波電源の上限は10kWであり、得られた結果を考慮するとデューティー比が5%以上となるためである。

【0029】尚、高周波放電中のオン(ON)時間をオン(ON)時間とオフ(OFF)時間の合計時間で除算した値をデューティー比という。

【0030】以下に本発明の具体的実施例を説明する。

【0031】実施例1

この実施例では図1に示す装置により無アルカリガラス製の基板8上に膜厚1500Å(0.15μm)のSiO<sub>2</sub>膜を1000Å(0.1μm)/minの成膜速度で形成することを目的とした。

【0032】電極5に基板8を搭載し、これを300℃まで加熱する。真空槽1内の圧力が106.4Pa(0.8Torr)になるように排気系3により調整し、真空槽1内にガス導入系2よりTEOSガス140sccm、酸素(O<sub>2</sub>)ガス4000sccmの混合ガスを導入した。高周波電源7よりの放電周波数として13.56MHz、27.12MHz、40.68MHzを用いた。

【0033】そして、高周波の投入電力と基板8上に形成されたSiO<sub>2</sub>膜の成膜速度との関係を各放電周波数毎に調べ、その結果を図2に周波数13.56MHzの場合は曲線A、周波数27.12MHzの場合は曲線B、周波数40.68MHzの場合は曲線Cで示す。図2の結果から明らかなように、これらの実施条件における成膜速度はいずれも1000Å(0.1μm)/minが得られることが分かる。

【0034】また、基板8上に形成されたSiO<sub>2</sub>膜の夫々について、電界を印加し、1.0μA/cm<sup>2</sup>の電流が流れた時の電界強度を絶縁耐圧とした。

【0035】そして、高周波の投入電力と絶縁耐圧との関係を各絶縁耐圧毎に調べ、その結果を図3に周波数13.56MHzの場合は曲線D、周波数27.12MHzの場合は曲線E、周波数40.68MHzの場合は曲線Fで示す。

【0036】絶縁耐圧が8MV/cm以上であれば高品質なpoly-SiTFET用のゲート絶縁膜として使用する

5

ことが出来る。周波数40.68MHz（曲線D）の場合は400Wで8MV/cm以上の値が得られ、また、周波数27.56MHz（曲線E）の場合は1.0kWで8MV/cm以上の値が得られるが、周波数13.56MHz（曲線D）の場合は3.0kWの電力を投入しても8MV/cm以上の値は得られなかった。図3の結果から明らかなように、放電周波数を27.12MHz以上とすることによって低い投入電力で高い成膜速度を保ちながら、高品質のSiO<sub>2</sub>膜を形成出来ることが確認された。

#### 【0037】実施例2

この実施例では、放電周波数を27.56MHzに固定し、放電時間中に高周波を10kHzの変調周期でパルス変調を行って、基板上に絶縁膜を形成することを目的とした。そして放電中のデューティー比を70%、100%とし、その他の実験条件は前記実施例1と同様の方法とした。

【0038】評価は基板8に形成されたSiO<sub>2</sub>膜上にアルミニウム（Al）電極を形成し、MOS（Metal-Oxide-Semiconductor）キャパシタを作成し、更に、電圧-容量変化の測定を行った結果から得られたフラットバンド電圧を求めた。

【0039】一般にPoly-Si TFT用ゲート絶縁膜としてのSiO<sub>2</sub>膜を用いる場合、フラットバンド電圧は0に近ければ近いほどよいとされている。

【0040】これはフラットバンド電圧の存在によってPoly-Si TFTのしきい値がシフトするためである。

【0041】フラットバンド電圧は成膜中に膜中に残留したC、H、Oによっても発生するが、プラズマから基板8に打ち込まれたイオンダメージによっても発生する。即ち、フラットバンド電圧を評価することによってイオンダメージの量を推定することが可能となる。

【0042】高周波の投入電力とフラットバンド電圧との関係をデューティー比毎に調べ、その結果を図4にデューティー比100%の場合は曲線G、デューティー比70%の場合は曲線Hで示す。デューティー比100%の場合、投入電力の増加に伴って膜中に残留したC、H、Oが減少することによってフラットバンド電圧は減少しているものと考えられる。しかし、投入電力2.0kWで僅かにフラットバンド電圧が増加しており、これは基板8に打ち込まれるイオンのエネルギーが増加したことによるものと思われる。

【0043】デューティー比70%の場合、投入電力の増加に伴ってフラットバンド電圧は減少しているが、デューティー比100%の場合と比較してみると、フラットバンド電圧の値はデューティー比100%より小さい値を示しており、投入電力2.0kWでのフラットバンド電圧の増加が見られない。デューティー比100%とデューティー比70%の差はデューティー比を70%にしたことによりイオンダメージが減少したためと考えられる。

#### 【0044】実施例3

6

特開平8-279505

この実施例は放電周波数を変えた場合における成膜速度、絶縁耐圧、フラットバンド電圧を調べることを目的とした。

【0045】放電周波数を40.68MHz、54.24MHz、67.8MHz、100MHzとし、投入電力を0.2kWとし、高周波電力の変調周期を10kHzとし、デューティー比を70%とした以外は、前記実施例1と同様の方法でSiO<sub>2</sub>膜の形成を行い、各SiO<sub>2</sub>毎に成膜速度、絶縁耐圧、並びにフラットバンド電圧を調べた。

10 【0046】調べた結果、放電周波数40.68MHzの場合における成膜速度は1000Å(0.1μm)/minであり、絶縁耐圧は7.5MV/cm、フラットバンド電圧は-30Vであった。放電周波数54.24MHzの場合における成膜速度は1050Å(0.105μm)/minであり、絶縁耐圧は8.1MV/cm、フラットバンド電圧は-8Vであった。放電周波数67.8MHzの場合における成膜速度は1060Å(0.108μm)/minであり、絶縁耐圧は8.2MV/cm、フラットバンド電圧は-6Vであった。放電周波数100MHzの場合における成膜速度は1100Å(0.11μm)/minであり、絶縁耐圧は8.2MV/cm、フラットバンド電圧は-5Vであった。

#### 【0047】実施例4

この実施例は高周波電力の変調周期を変えた場合における成膜速度、絶縁耐圧、フラットバンド電圧を調べることを目的とした。

【0048】放電周波数を27.12MHzとし、投入電力を1.0kWとし、高周波電力の変調周期を10kHz、50kHz、100kHz、200kHz、300kHzとし、デューティー比を70%とした以外は、前記実施例1と同様の方法でSiO<sub>2</sub>膜の形成を行い、各SiO<sub>2</sub>毎に成膜速度、絶縁耐圧、並びにフラットバンド電圧を調べた。

30 【0049】調べた結果、変調周期10kHzの場合における成膜速度は1100Å(0.11μm)/minであり、絶縁耐圧は8.2MV/cm、フラットバンド電圧は-7Vであった。変調周期50kHzの場合における成膜速度は1100Å(0.11μm)/minであり、絶縁耐圧は8.2MV/cm、フラットバンド電圧は-6Vであった。変調周期100kHzの場合における成膜速度は1100Å(0.11μm)/minであり、絶縁耐圧は8.2MV/cm、フラットバンド電圧は-4Vであった。変調周期200kHzの場合における成膜速度は1100Å(0.11μm)/minであり、絶縁耐圧は8.2MV/cm、フラットバンド電圧は-4Vであった。変調周期300kHzの場合における成膜速度は1100Å(0.11μm)/minであり、絶縁耐圧は8.2MV/cm、フラットバンド電圧は-5Vであった。

#### 【0050】実施例5

この実施例はデューティー比を変えた場合における成膜速度、絶縁耐圧、フラットバンド電圧を調べることを目的とした。

40 【0051】放電周波数を27.12MHzとし、投入電力を1.0kWとし、高周波電力の変調周期を100kHzとし、デューティー比を5%、10%、20%、30%、50%とした以外

(5)

特開平8-279505

7

は、前記実施例1と同様の方法で $\text{SiO}_2$ 膜の形成を行い、各 $\text{SiO}_2$ 毎に成膜速度、絶縁耐圧、並びにフラットバンド電圧を調べた。

【0052】調べた結果、デューティー比5%の場合における成膜速度は360Å(0.03μm)/minであり、絶縁耐圧は2.5MV/cm、フラットバンド電圧は-40Vであった。デューティー比10%の場合における成膜速度は400Å(0.04μm)/minであり、絶縁耐圧は3.5MV/cm、フラットバンド電圧は-35Vであった。デューティー比20%の場合における成膜速度は600Å(0.06μm)/minであり、絶縁耐圧は4.5MV/cm、フラットバンド電圧は-30Vであった。デューティー比30%の場合における成膜速度は800Å(0.08μm)/minであり、絶縁耐圧は6.0MV/cm、フラットバンド電圧は-25Vであった。デューティー比50%の場合における成膜速度は950Å(0.095μm)/minであり、絶縁耐圧は7.0MV/cm、フラットバンド電圧は-15Vであった。

【0053】前記実施例では有機シラン系ガスとしてTEOSガスをを用い、これに混合するガスとして酸素ガスをを用いたが、TEOSガスに代えてテトラメトキシシラン(TEMS)ガスをを用いた場合、ガス中の不要となるC、H、Oを高密度プラズマによって効率よく分解する必要があるが、TEOSガスをを用いた場合と全く同様の傾向が得られることが分かった。

【0054】また、有機シラン系ガスに混合するガスとして酸素ガスをを用いたが、酸素ガスに代えて、亜酸化窒素ガス、水ガス( $\text{H}_2\text{O}$ )、窒素ガス、水素ガス、アルゴンガス、ヘリウムガスのうち少なくとも1種類を用いた場合においても、酸素ガスと同様の効果が得られた。

【0055】

8

【発明の効果】本発明の絶縁膜の形成方法によるときは、基板上に絶縁膜であるPoly-Si TFT用ゲート $\text{SiO}_2$ 膜を有機シラン系ガスを用いて形成させる場合、投入電力を減少させることが可能となり、絶縁膜を高速度で高品質で形成することが出来、その結果、成膜装置および高周波電源の小型化が可能となる等の効果がある。

【0056】また、絶縁膜の成膜時に導入する高周波電力をパルス状に変調導入してパルス状にオン、オフして成膜を行う工程において、高周波の変調周波数を1kHzないし500kHzとし、高周波電力のオン時間がオン時間とオフ時間の合計の5ないし100%のパルス変調させることにより、基板に与えるイオンダメージを減少させることが出来て、高品質の絶縁膜を基板上に成膜することが出来る。

【図面の簡単な説明】

【図1】 本発明の実施に使用した装置の1例の断面側面図。

【図2】 本発明の1実施例の投入電力と成膜速度との関係を示す特性線図。

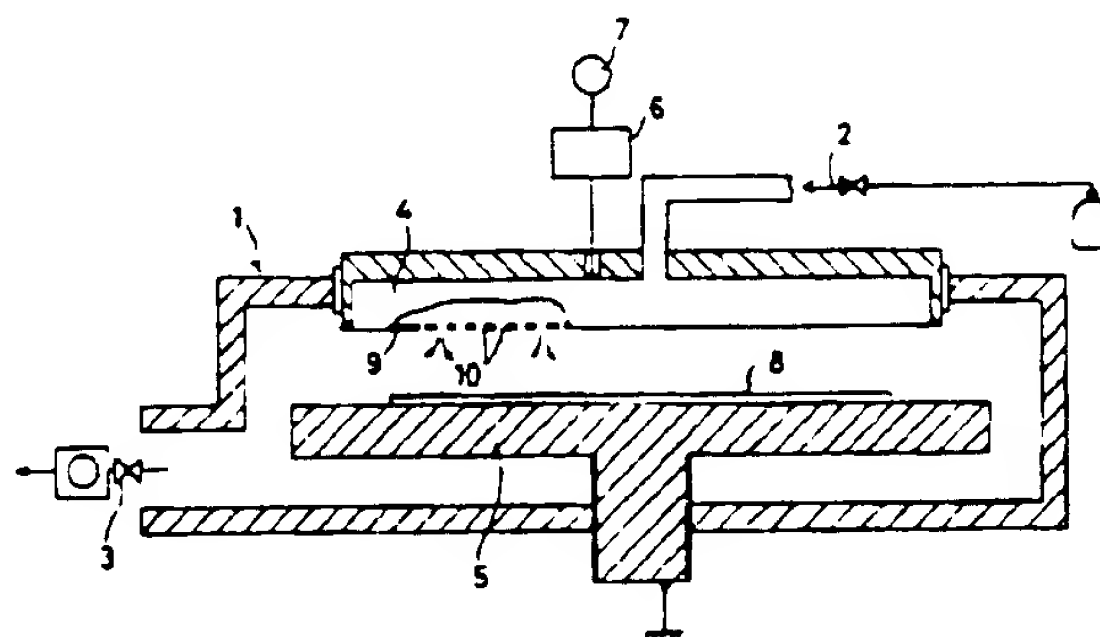
【図3】 本発明の1実施例の投入電力と絶縁耐圧との関係を示す特性線図。

【図4】 本発明の他の実施例の投入電力とフラットバンド電圧との関係を示す特性線図。

【符号の説明】

1 真空槽、 2 ガス導入系、 3 排気系、 4、5 電極、 6 変調器、 7 高周波電源、 8 基板。

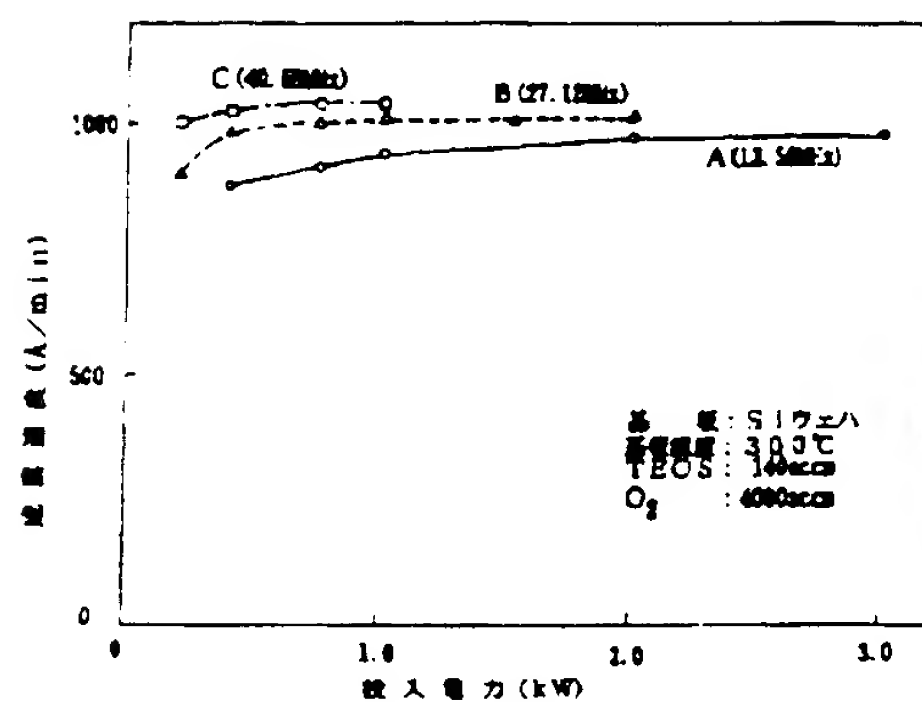
【図1】



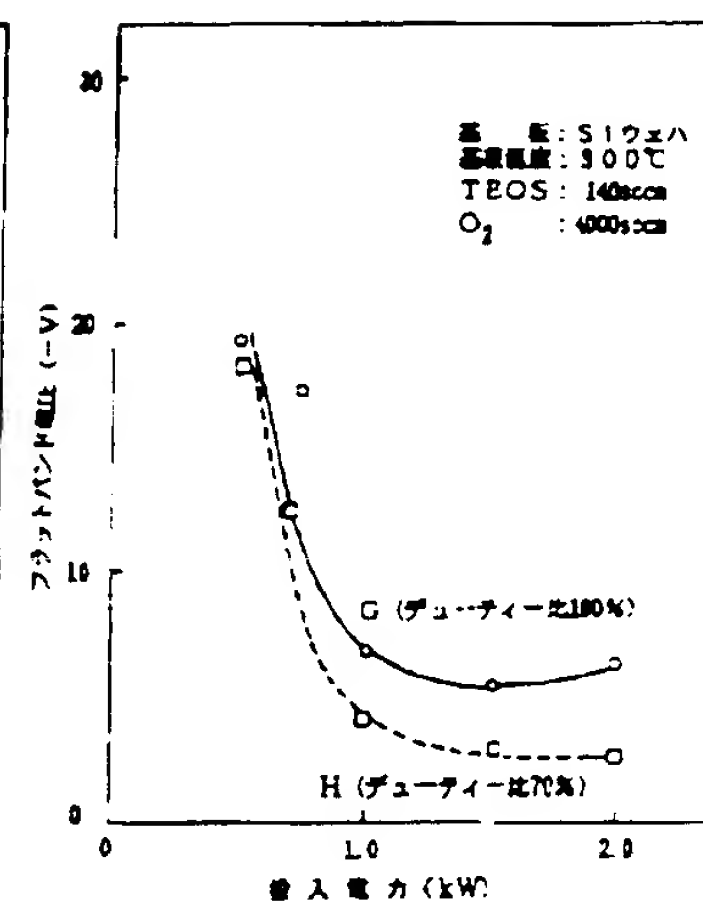
(6)

特開平8-279505

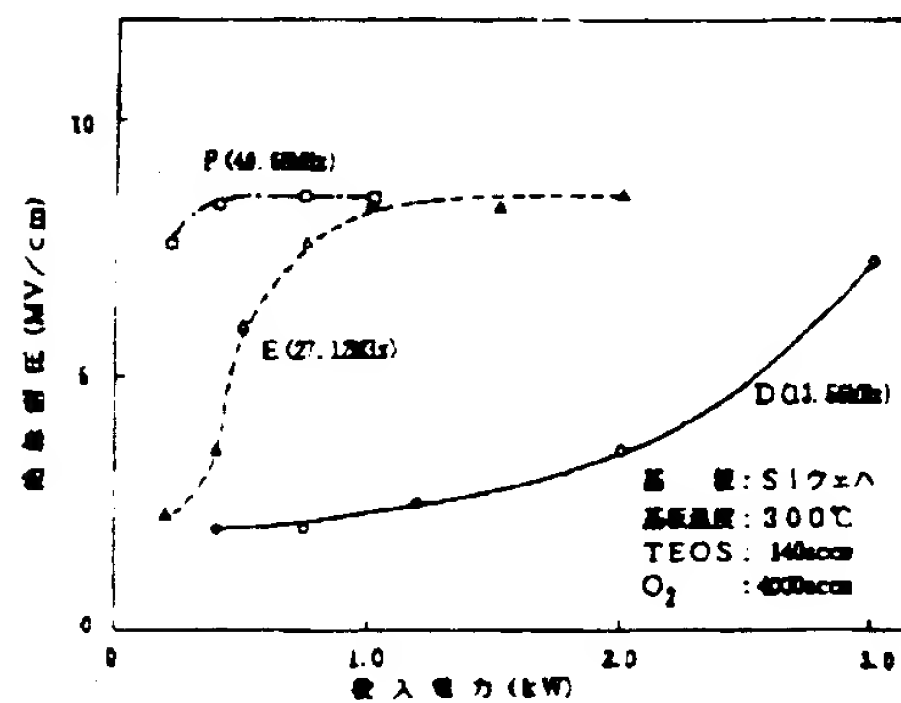
【図2】



【図4】



【図3】



フロントページの続き

(72)発明者 石川 道夫  
千葉県山武郡山武町横田523 日本真空技  
術株式会社千葉超材料研究所内  
(72)発明者 中村 久三  
千葉県山武郡山武町横田523 日本真空技  
術株式会社千葉超材料研究所内

(72)発明者 戸川 淳  
千葉県山武郡山武町横田523 日本真空技  
術株式会社千葉超材料研究所内  
(72)発明者 橋本 征典  
千葉県山武郡山武町横田523 日本真空技  
術株式会社千葉超材料研究所内